### PROGRAMMA DI SISTEMI ANNO SCOLASTICO 2021/2022

## Classe III BE ELETTROTECNICA ED ELETTRONICA Testo adottato:

DE SANTIS AMEDEO, CACCIAGLIA MARIO, SAGGESE CARLO SISTEMI AUTOMATICI 1 SET - EDIZIONE MISTA CALDERINI

Prof. Bertani Enrico Prof. Milasi Pasquale

## **MODULO A**

#### VARIABILI BINARIE, OPERATORI LOGICI ELEMENTARI, PORTE LOGICHE

-Variabili binarie -Bit -Operatori logici NOT, AND, OR -circuiti con interruttori: operatori NOT, AND e OR -tabelle della verità -Le porte logiche NOT, AND e OR nei circuiti integrati TTL 74LS04, 74LS08 e 74LS32 -Valori di tensione che caratterizzano i livelli logici in ingresso ed in uscita di una porta della famiglia TTL- ritardo di propagazione di una porta logica **SISTEMI DI NUMERAZIONE** 

Sistemi di numerazione posizionali -Sistema di numerazione binario -Numerazione esadecimale -Conversione da decimale a esadecimale/binario

## **MODULO B**

### ALGEBRA DI BOOLE E CIRCUITI LOGICI

-Leggi di identità e di annullamento -Il concetto di abilitazione -complemento di una variabile binaria e operatore NOT -Legge dei complementi -Legge della doppia negazione -Porte logiche NAND e NOR, realizzazione di NOT mediante NAND e NOR -Regole di precedenza degli operatori e uso delle parentesi -Le proprietà commutativa, associativa, di idempotenza, di assorbimento -Il principio di dualità -Proprietà distributiva -Teoremi dell'algebra di Boole.

#### SVILUPPO E REALIZZAZIONE DI FUNZIONI BOOLEANE

Operatori XOR e XNOR -Proprietà associativa della XOR -Mintermini -Proprietà dei mintermini -Costituenti o mintermini di una funzione -Prima forma canonica -Assegnazione di una funzione mediante elenco dei suoi mintermini.

## SINTESI DI FORME ALGEBRICHE MINIME

Semplificazioni tra Mintermini -Le mappe di Karnaugh a 3 e 4 variabili -Minimizzazione della forma OR di AND (somma di prodotti) mediante le mappe di karnaugh.

### CIRCUITI COMBINATORI INTEGRATI DI BASE

Multiplexer -Codificatore -Decodificatore/demultiplexer, demux/decoder -Sistemi di visualizzazione: diodo LED.

#### ANALISI E SINTESI DI UNA RETE COMBINATORIA

Analisi di una rete combinatoria: ricavare dalla rete logica le relative tabella di verità e funzione logica.

Sintesi (progetto) di una rete combinatoria: dalla descrizione a parole di un problema si realizza la rete logica che lo risolve.

### **MODULO C**

CIRCUITI SEQUENZIALI DI BASE: LATCH E FLIP-FLOP -Latch SR, -Latch SR con abilitatore, D-latch, D-latch con abilitatore, diagrammi temporali di commutazione dei latch, -Onda di clock -Flip-flop: ingressi asincroni o diretti, edge-triggered -Flip-flop JK, Flip-flop D, Flip-flop T, Flip-flop JK con ingressi asincroni, passaggio da un flip-flop JK ad un flip-flop T o D - FF JK master-slave. Tempi di propagazione del segnale nel latch e nel flip-flop CONTATORI E REGISTRI A SCORRIMENTO

-I registri: registro a scorrimento (SISO) realizzato con FF D -I contatori asincroni: contatore asincrono crescente di modulo 2<sup>n</sup> e di modulo minore di 2<sup>n</sup>, realizzato con n FF JK.

### **MODULO D**

#### CALCOLO VETTORIALE E POLI E ZERI DI UNA FUNZIONE

Il vettore s = a + jb (variabile complessa)

Rappresentazione cartesiana di un vettore

Calcolo di modulo e fase di un vettore

Notazione polare di un vettore.

Operazioni con i vettori

La funzione F(s), razionale fratta, funzione del vettore s

Calcolo di F(s) e delle corrispondenti parti reale ed immaginaria, con s valore complesso e con  $s = j\omega$  (regime sinusoidale)

Calcolo di poli e zeri di F(s) e corrispondente fattorizzazione in fattori di primo grado Tipologia dei poli e degli zeri

Rappresentazione di poli e zeri nel piano complesso

# **MODULO E**

#### LA TRASFORMATA DI LAPLACE

- Studio di un sistema nel dominio del tempo t e nel dominio di s, l'operatore matematico L per passare dal dominio del tempo al dominio di s, la funzione gradino di ampiezza unitaria e di ampiezza k (numero reale), la trasformata di Laplace della funzione gradino e della funzione ke<sup>-at</sup>
- Proprietà della trasformata di Laplace, teorema del prodotto di k e f(t), teorema della linearità
- L'operatore L<sup>-1</sup> che permette di passare dalla funzione nel dominio di s alla funzione nel dominio di t, l'antitrasformata delle funzioni k/s e k/(s+a)
- L'antitrasformata di funzioni razionali fratte in s con n poli semplici, mediante la loro trasformazione nella somma di n termini del primo ordine (aventi un solo polo), in modo che siano facilmente antitrasformabili.
- Studio di circuiti nel dominio di s, le impedenze del resistore e del condensatore nel dominio di s, calcolo della corrente e delle tensioni nel dominio di s in un circuito ohmico-capacitivo, antitrasformata della corrente e delle tensioni per passare dal dominio di s a quello di t.

## **MODULO F**

### DIAGRAMMI A BLOCCHI

Nodo sommatore e nodo di ramificazione

Nodi sommatori in cascata

Blocchi in cascata

Blocchi in parallelo

Blocchi in retroazione negativa

Semplificazione dei blocchi e calcolo delle loro funzioni di trasferimento

## **MODULO G**

#### GLI AUTOMI A STATI FINITI

Modello di MOORE

Rappresentazione dell'evoluzione nel tempo di un sistema con i grafi di flusso

Evoluzione di sistemi ad un solo ingresso ed una sola uscita

Evoluzione di sistemi a due ingressi ed un'uscita

Grafi di sistemi in grado di riconoscere particolari sequenze di livelli agli ingressi

Stati di un sistema e variabili di stato

Realizzazione di vari automi a livello di grafi di flusso riguardanti la gestione di garage, il controllo di dispositivi elettromeccanici ecc.

## **MODULO H**

### **PLC**

### Caratteristiche di base di un PLC

- Schema a blocchi della struttura di un PLC, CPU, memorie RAM ed EPROM, interfacce di I/O, alimentatore
- Funzionalità di un PLC, modalità ciclica di svolgimento di un programma, controllo dello stato dei segnali agli ingressi, effettuazione di elaborazioni di tipo logico o matematico, attivazione o meno delle uscite, valori dei livelli logici dei segnali agli ingressi e alle uscite.
- Struttura degli interruttori NA e NC posti agli ingressi del PLC, problemi di logica basati sullo stato degli interruttori posti agli ingressi del PLC

# Schemi a contatti e programmazione in linguaggio Ladder

- Simboli degli schemi a contatti, contatto NA e contatto NC, uscita, ..., realizzazione di programmi che svolgono le funzioni di circuiti logici mediante i segmenti di uno schema a contatti.

### Il sistema S7-1200

- Caratteristiche hardware del sistema

# Il pacchetto software TIA PORTAL

- Ambiente grafico, menu principale e comandi, barra degli strumenti
- Scrittura di un programma, albero delle operazioni, inserimento dei componenti utilizzando i pulsanti della barra degli strumenti, realizzazione di segmenti con l'inserimento di contatti di ingresso e di bobine

# Temporizzatori

- Temporizzatori TON, TONR e TOF, simboli, principi di funzionamento, funzionalità degli ingressi e delle uscite

### Contatori

- Contatori CTU, CTD e CTUD, simboli, principi di funzionamento, funzionalità degli ingressi e delle uscite

# Principali comandi visti

- Contatti NA e NC, NOT, assegnazione (bobina), operazioni di SET e di RESET

### ATTIVITA' PRATICA

### **MODULI A, B E C**

L'attività di laboratorio è consistita nell'implementazione su breadboard dei circuiti logici visti in teoria, verificandone il comportamento e le corrispondenti tavole di verità. Inoltre si sono verificate le tavole di verità degli integrati delle principali porte logiche, del MUX 74LS151e si è realizzato un contatore modulo 8 con gli integrati 74LS73 (FFJK).

### **MODULO H**

- Realizzazione di programmi in linguaggio LADDER per realizzare la funzionalità di circuiti elettrici e di circuiti logici.
- Verifica del funzionamento di ciascun temporizzatore e contatore mediante la realizzazione di programmi in linguaggio LADDER
- Realizzazione di alcuni automi di moore mediante gli schemi a contatti, gestione dell'apertura e chiusura di un cancello,...

Per testare i programmi svolti si è utilizzata l'opzione di simulazione presente in TIA PORTAL