

## **Programma di SISTEMI e RETI**

**Classe 3 sez. B/Informatica**

**Anno scolastico 2016/2017**

**Prof. Filippo Radaelli  
Prof. Francesco Moscaritoli**

### ***Libro di testo:***

internetworking

Elena Baldino, Renato Rondano, Antonio Spano, Cesare Iacobelli

Iuvenilia scuola

### ***Teoria dei sistemi***

- Definizione di sistema
- Descrizione di un sistema: Ingressi, uscite stato e parametri
- Classificazione di sistemi: deterministici, combinatori, sequenziali, discreti, continui
- Esempio di descrizione: Le porte logiche
- Definizione di modello

### ***Le porte logiche***

- Le porte logiche come sistemi discreti e combinatori
- AND OR NOT NOR NAND XOR NOEX
- Algebra di Boole e le sue proprietà
- Semplificazione di funzioni complesse
- Cablaggio di funzioni
- Il semisommatore
- Il sommatore binario
- Multiplexer
- Sistemi combinatori con segnale di controllo: Passaggio dalla logica cablata alla logica programmata
- La ALU come sistema combinatorio programmabile (esempio ALU a 2 bit )
- La ALU: Ingressi, uscite, i K segnali di controllo
- Il codice operativo come combinazione dei segnali di controllo
- Il formato dell'istruzione: Codice operativo, campo operandi

### ***Codifica delle istruzioni***

- Il codice operativo
- Il campo operandi
- Le fasi: Fetch, Decode, Execute
- Il set di istruzioni
- Il codice ASCII
- Funzionamento di una tastiera

- Il campionamento di un'immagine e di un suono
- Calcolo dimensione immagine .bmp e suono .wav
- La scheda Audio
- La scheda Video e la rappresentazione della grafica 3D: la tassellazione
- il calcolo parallelo delle GPU

## ***LA CPU***

- Il modello di Von Neumann: CPU, RAM, interfaccia di input, interfaccia di output, i bus, il chipset della scheda madre.
- L'ENIAC
- La CPU: Caratteristiche principali
- La RAM: Caratteristiche, schema a blocchi, RAM statica e RAM dinamica
- Le gerarchie di memoria: Registri, cache, RAM, Hard Disk
- Valutazione di una memoria: Velocità, capacità, dimensione, costo, consumo
- La Cache: Principi, gestione, architettura di Harvard
- La pipeline: dai 5 stadi al PIV. Problemi e soluzioni.
- Schema a blocchi del PIV: esecuzione fuori ordine, architettura RISC.

## ***La CPU 8086***

- La CPU 8086 come modello di processore
- Le caratteristiche principali
- I piedini
- Lo schema degli elementi interni: Zona registri, unità di controllo, unità di decodifica, unità di esecuzione
- I registri: IP, IR, Flag
- La gestione della memoria: La funzione di mappatura
- I registri di segmento e offset
- Il PIV: schema a blocchi, esecuzione fuori ordine
- Evoluzione CPU fino al dual-core e ai core eterogenei
- Prestazioni di una APU.
- ARM: architettura Big.LITTLE

## ***La legge di Moore***

- Definizione
- I problemi: Fisici, tecnologici, economici
- Il futuro della legge di Moore: la fine del silicio a favore di altri materiali.

## ***LABORATORIO***

**HTML:** I tag principali, le tabelle, i form, formattazione di una pagina Web con l'uso di tabelle.

**CSS:** gli attributi principali, effetto hover su immagini e su link, semplice formattazione di una pagina con i css, panoramica componenti aggiuntivi per browser relativi all'ispezione di fogli di stile.

**BOOTSTRAP:** realizzazione di un sito web con bootstrap

**Linguaggio assembly:** semplici programmi con il simulatore della macchina di V.N.

Vittuone, 6/06/2017

Firma docente

---

---

Firma studenti

---

---